

AJ

DIALOG(R)File 352:Derwent WPI  
(c) 2003 Thomson Derwent. All rts. reserv.

012555706 \*\*Image available\*\*

WPI Acc No: 1999-361812/199931

XRPX Acc No: N99-269830

Display control circuit for OA apparatus - has switching unit which switches divided clock signal during binary display, and varies timing of control signal

Patent Assignee: SHARP KK (SHAF )

Inventor: KUWAJIMA H; MATSUMOTO T

Number of Countries: 003 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11133921	A	19990521	JP 97295143	A	19971028	199931 B
CN 1220408	A	19990623	CN 98123613	A	19981027	199943
US 6339422	B1	20020115	US 98181243	A	19981028	200208

Priority Applications (No Type Date): JP 97295143 A 19971028

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 11133921	A	12		G09G-003/36	
CN 1220408	A			G02F-001/133	
US 6339422	B1			G09G-005/00	

Abstract (Basic): JP 11133921 A

NOVELTY - The single frequency clock signal is divided by frequency divider (30). Based on type of display required, a switching circuitry switches clock frequency to be frequency output by clock or the divided frequency. Thus timing of control signal applied to display is varied.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for display control procedure.

USE - For OA apparatus e.g. portable information terminal and personal computer.

ADVANTAGE - Sixteen gradation and binary display are possible and power consumption is also reduced. DESCRIPTION OF DRAWING(S) - The figure shows block diagram of display control circuit. (30) Frequency divider.

Dwg. 2/5

Title Terms: DISPLAY; CONTROL; CIRCUIT; OA; APPARATUS; SWITCH; UNIT; SWITCH ; DIVIDE; CLOCK; SIGNAL; BINARY; DISPLAY; VARY; TIME; CONTROL; SIGNAL

Derwent Class: P81; P85; T01; T04; U14

International Patent Class (Main): G02F-001/133; G09G-003/36; G09G-005/00

International Patent Class (Additional): G02F-001/133

File Segment: EPI; EngPI

?

DIALOG(R)File 347:JAPIO  
(c) 2003 JPO & JAPIO. All rts. reserv.

06192370 \*\*Image available\*\*  
DISPLAY CONTROL CIRCUIT AND DISPLAY CONTROL METHOD

PUB. NO.: 11-133921 [JP 11133921 A]

PUBLISHED: May 21, 1999 (19990521)

INVENTOR(s): KUWAJIMA HIDENORI

MATSUMOTO TOSHI

APPLICANT(s): SHARP CORP

APPL. NO.: 09-295143 [JP 97295143]

FILED: October 28, 1997 (19971028)

INTL CLASS: G09G-003/36; G02F-001/133

#### ABSTRACT

PROBLEM TO BE SOLVED: To drive an LCD with the minimum frame frequency without generating flicker by supplying the divided clock to a display circuit in the case of binary display and supplying undivided single clock in the case of 16 gradation.

SOLUTION: In the operation of a display circuit 14 at the time of a black-and-white binary display, a CPU sets the information as a black-and-white binary display mode in a gradation switching register 2 through the CPU control signal. A frequency variable circuit 3 selects the operation clock divided by a dividing unit 30 for the operation clock as the output to the display circuit 4 on the basis of the information. In the operation of the display circuit 4 at the time of display with 16 gradation, the CPU sets the information as a 16 gradation display mode in a gradation stage switching register 2 through the CPU control signal. A frequency variable circuit 3 selects the single clock input from a single clock signal source 5 for the operation clock as the output to the display circuit 4 on the basis of the information.

COPYRIGHT: (C)1999, JPO

?

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-133921

(43)公開日 平成11年(1999)5月21日

(51)Int.Cl.<sup>6</sup>

G 0 9 G 3/36

G 0 2 F 1/133

識別記号

5 7 5

F I

G 0 9 G 3/36

G 0 2 F 1/133

5 7 5

審査請求 未請求 請求項の数 7 O.L (全 12 頁)

(21)出願番号

特願平9-295143

(22)出願日

平成9年(1997)10月28日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 桑島 秀紀

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 松本 俊夫

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

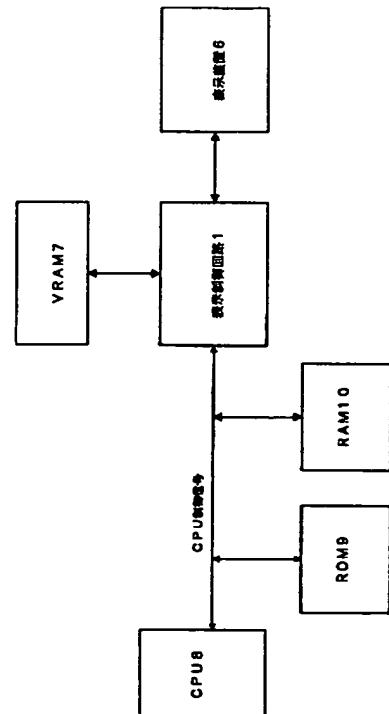
(74)代理人 弁理士 小池 隆彌

(54)【発明の名称】 表示制御回路及び表示制御方法

(57)【要約】

【課題】 2値表示と、階調表示とを選択的に表示する表示制御回路において、消費電力を削減する。

【解決手段】 2値表示と、階調表示とを選択的に表示する表示制御回路において、単一の周波数からなるクロックを発振するクロック発振手段と、前記クロック発振手段にて発振されたクロックを分周する分周手段と、前記クロック発振手段のクロックと前記分周手段にて分周されたクロックを、前記2種の表示を選択する情報に基づき、切り替える切り替え手段とを有し、表示装置に出力する制御信号のタイミングを可変制御する。



## 【特許請求の範囲】

【請求項1】 2値表示と、階調表示とを選択的に表示する表示制御回路において、单一の周波数からなるクロックを発振するクロック発振手段と、前記クロック発振手段にて発振されたクロックを分周する分周手段と、前記クロック発振手段のクロックと前記分周手段にて分周されたクロックを、前記2種の表示を選択する情報に基づき、切り替える切り替え手段とを有し、表示装置に出力する制御信号のタイミングを可変制御することを特徴とする表示制御回路。

【請求項2】 前記請求項1記載の表示制御回路において、前記2種の表示を選択する情報に基づき、前記分周手段により出力されたクロックが選択されていない場合には、前記分周手段の入力段階にてクロックを停止させる停止手段を有することを特徴とする表示制御回路。

【請求項3】 2値表示と、階調表示を選択的に表示する表示制御回路において、单一の周波数からなるクロックを発振するクロック発振手段と、前記クロック発振手段にて発振されたクロックを通倍する通倍手段と、前記クロック発振手段のクロックと前記通倍手段にて通倍されたクロックを、前記2種の表示を選択する情報に基づき、切り替える切り替え手段とを有し、表示装置に出力する制御信号のタイミングを可変制御することを特徴とする表示制御回路。

【請求項4】 前記請求項1乃至請求項3の表示制御回路において、表示装置に出力する制御信号のタイミングを可変制御する際、前記2種の表示を選択する情報に基づき、表示装置駆動電圧を調整する電圧調整手段を有することを特徴とする表示制御回路。

【請求項5】 単一な表示部にて、異なる階調表示を選択的に表示可能とした装置の表示制御方法において、階調表示を選択する階調選択ステップと、单一周波数からなるクロックを分周する分周ステップと、前記单一周波数クロックと前記分周ステップにて分周されたクロックの一方を前記階調選択ステップの選択に基づき、表示部に出力する制御信号のタイミングとして、切り替えて供給する切り替えステップを備えたことを特徴とする表示制御方法。

【請求項6】 単一な表示部にて、異なる階調表示を選択的に表示可能とした装置の表示制御方法において、階調表示を選択する階調選択ステップと、单一周波数からなるクロックを通倍する通倍ステップと、前記单一周波数クロックと前記通倍ステップにて通倍されたクロックの一方を前記階調選択ステップの選択に基づき、表示部に出力する制御信号のタイミングとして、切り替えて供給する切り替えステップを備えたことを特徴とする表示制御方法。

【請求項7】 請求項5乃至請求項6に記載の表示制御方法において、前記階調選択ステップの選択に基づき、各々の階調に設定されている表示設定電圧に切り替えて

供給する電圧設定ステップを備えたことを特徴とする表示制御方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、携帯情報端末、携帯型パソコン等の情報処理装置（OA機器）において、液晶表示装置を用いた表示システムの表示制御回路及び表示制御方法に関する。

## 【0002】

【従来の技術】 携帯情報端末、携帯型パソコン等の情報処理装置においては、小型軽量で低消費電力であることから、液晶表示装置（LCD）が表示装置としてよく用いられる。なかでも、STN型反射型液晶表示装置（STN-LCD）は、数百ドット×数百ドット程度の比較的大容量の表示が実現できる一方、TFT-LCD等に比べると価格も安価であり、携帯機器の表示装置としてごく一般的に用いられている。

【0003】 STN-LCD表示システムでは、その基本的な表示形態は白黒の2値表示である。が、LCDに与える信号仕様に工夫を施すことによって、階調表示を行うことも可能である。この場合、2値表示用のLCDをそのまま用いたまま、階調表示が実現できる。

【0004】 STN-LCDにおける階調表示は、例えば特開平2-120792号公報の示されているように、フレーム変調あるいはフレーム間引きと呼ばれる方法による。この方法は、表示画素1ドットあたりにLCDドライバへ入力される表示データ信号線数は2値表示対応のまま、すなわち1ドットあたり1ビットでよい。そのうえで表示画面1画面分の表示データ信号をLCDに対して送出する時間（この時間を1フレームとする）単位に、表示データ信号線のデータを制御することにより階調表示を実現する。

【0005】 すなわち、白（あるいは黒）が表示される画素については、その画素位置に対応するタイミングにおいて、フレームに関係無く常に白データ（あるいは黒データ）が表示データ信号線を通してLCDドライバへ与えられるのに対し、中間調表示される画素については、その画素が一定の中間調階調で静止している場合でも、対応するタイミングの表示データについてはフレーム毎に白データあるいは黒データを切替えてLCDドライバに送出する。そして、複数フレームの中で白データを送出したフレーム数の比率でもって表示階調を決定する。

【0006】 このフレーム間引き法による階調表示システムで単に階調表示を得るだけであれば、LCDドライバを動作させるための各制御信号のタイミング仕様は、2値表示時とまったく同一でよい。しかし、表示品位上のちらつきの問題があるため、2値表示時とはフレーム周波数を変更することが必要になる。

【0007】 STN-LCDの表示ちらつきは、商用周

波数の交流変動に起因する蛍光燈の明滅と、液晶の輝度変動の相互干渉によって発生する。液晶の輝度変動の周期はフレーム周波数によって定まるので、フレーム周波数の選定が非常に重要な要素となる。通常、2値表示の際には、フレーム周波数として70Hzが設定される。70Hzにすると、商用電源周波数50Hzの東日本、同60Hzの西日本、いずれにおいてちらつきをほとんど感じない程度にまで抑えることができる。

【0008】ところが、フレーム周波数70Hzのまま、前記フレーム間引き法による階調表示を実施すると、ちらつきが顕著にあらわれ非常に見苦しい。従って、階調表示の際には、フレーム周波数をもっと高い周波数にする必要がある。LCDの特性によっても異なるが、70Hzの倍の140Hz程度にまで引き上げると、商用電源周波数いずれの場合でも、ほとんどちらつきなく階調表示を行うことができる。

【0009】もっとも、従来の表示システムでは、2値表示あるいは階調表示いずれか一方だけ実現するシステムであればよいものが多く、この場合にはLCDコントローラ側で特別な配慮は必要無い。

【0010】しかし、単一の表示システムを用いて、2値表示と、階調表示をともに行おうとした場合には、2種類のフレーム周波数に応じて発振源を2つ用意するか、あるいは階調表示、2値表示のどちらもフレーム周波数を140Hzとして、単一の発振源クロックにより表示を行うかのどちらかしか方法が無かった。

【0011】

【発明が解決しようとする課題】前述のように、2値表示と階調表示とでは最適なLCDフレーム周波数が異なり、これに比例する形で、LCDコントローラの動作クロック周波数も異なることになる。

【0012】従来、2値表示と階調表示の両者を実現するシステムについて、発振源を2つ用意し、2値表示時、階調表示時ともに最適なフレーム周波数を選択できるよう、個別の発振周波数を用いていた。

【0013】しかし、発振源を2つ用意することは、回路規模やコスト面において問題がある。

【0014】また、階調表示用のフレーム周波数を採用し、2値表示においても階調表示時と同じフレーム周波数で駆動する方法も用いられていた。すなわち階調表示時でも、2値表示時でも、ともにフレーム周波数140Hzでもって動作させる。前述したように、2値表示において最適なフレーム周波数70Hzでもって階調表示を行うとちらつきが顕著にあらわれるが、逆に、階調表示用のフレーム周波数140Hzでもって2値表示を行う分においてはちらつきの問題はない。

【0015】しかし、2値表示の際に、本来70Hzでよいところのフレーム周波数を倍の140Hzにして動作させているため、消費電力の点で不利である。LCDの消費電力は、駆動フレーム周波数に比例して増大する

ため、フレーム周波数の引き上げはそのまま消費電力増加となってあらわれる。また、フレーム周波数を高くするということは、そのままLCDコントローラ動作クロック周波数の引き上げに直結し、ゆえに、LCDコントローラ回路自体の消費電力も増加することになる。

【0016】本発明では、2値表示の際には消費電力を低く抑え、かつ階調表示をも実現することのできるLCDコントローラを得ることを目的としている。

【0017】

【課題を解決するための手段】請求項1記載の表示制御回路は、2値表示と、階調表示とを選択的に表示する表示制御回路において、単一の周波数からなるクロックを発振するクロック発振手段と、前記クロック発振手段にて発振されたクロックを分周する分周手段と、前記クロック発振手段のクロックと前記分周手段にて分周されたクロックを、前記2種の表示を選択する情報に基づき、切り替える切り替え手段とを有し、表示装置に出力する制御信号のタイミングを可変制御することを特徴とする表示制御回路である。

【0018】請求項2記載の表示制御回路は、前記2種の表示を選択する情報に基づき、前記分周手段により出力されたクロックが選択されていない場合には、前記分周手段の入力段階にてクロックを停止させる停止手段を有することを特徴とする表示制御回路である。

【0019】請求項3記載の表示制御回路は、2値表示と、階調表示を選択的に表示する表示制御回路において、単一の周波数からなるクロックを発振するクロック発振手段と、前記クロック発振手段にて発振されたクロックを遅倍する遅倍手段と、前記クロック発振手段のクロックと前記遅倍手段にて遅倍されたクロックを、前記2種の表示を選択する情報に基づき、切り替える切り替え手段とを有し、表示装置に出力する制御信号のタイミングを可変制御することを特徴とする表示制御回路である。

【0020】請求項4記載の表示制御回路は、表示装置に出力する制御信号のタイミングを可変制御する際、前記2種の表示を選択する情報に基づき、表示装置駆動電圧を調整する電圧調整手段を有することを特徴とする表示制御回路である。

【0021】請求項5記載の表示制御方法は、単一な表示部にて、異なる階調表示を選択的に表示可能とした装置の表示制御方法において、階調表示を選択する階調選択ステップと、単一周波数からなるクロックを分周する分周ステップと、前記単一周波数クロックと前記分周ステップにて分周されたクロックの一方を前記階調選択ステップの選択に基づき、表示部に出力する制御信号のタイミングとして、切り替えて供給する切り替えステップを備えたことを特徴とする表示制御方法である。

【0022】請求項6記載の表示制御方法は、単一な表示部にて、異なる階調表示を選択的に表示可能とした装

置の表示制御方法において、階調表示を選択する階調選択ステップと、單一周波数からなるクロックを逓倍する逓倍ステップと、前記單一周波数クロックと前記逓倍ステップにて逓倍されたクロックの一方を前記階調選択ステップの選択に基づき、表示部に出力する制御信号のタイミングとして、切り替えて供給する切り替えステップを備えたことを特徴とする表示制御方法である。

【0023】請求項7記載の表示制御方法は、前記階調選択ステップの選択に基づき、各々の階調に設定されている表示設定電圧に切り替えて供給する電圧設定ステップを備えたことを特徴とする表示制御方法である。

【0024】

【発明の実施の形態】図1は本発明の実施例である表示制御回路1を使用した表示システムの全体構成図であり、表示制御回路1、CPU8、表示用メモリ7（以下VRAMと記述）、表示装置6、ROM9、RAM10等から構成されている。

【0025】表示制御回路1はCPU制御信号（アドレスバス、データバス、リード、ライト等）によりCPU8と接続されており、CPU8により制御される。アドレスバス、データバスはROM9、RAM10等とも接続されている。

【0026】図2に本発明の一実施例である表示制御回路1のブロック図を示す。同図は分周器を用いる構成の表示制御回路1のブロック図である。

【0027】また、図3に本発明の別実施例である表示制御回路1のブロック図を示す。同図は逓倍回路を用いる構成の表示制御回路1のブロック図である。

【0028】図2、図3に示すように、表示制御回路1は、階調切り替え用レジスタ2、周波数可変制御回路3、表示回路4から構成されており、單一クロック信号源5から單一クロック（單一周波数）が入力されている。單一クロック信号源5はセラミック発振子等、複雑な周波数可変機能を特に有しないものとする。

【0029】階調切り替え用レジスタ2は表示モードが白黒2値表示、または階調表示のいずれかの状態を表すレジスタであり、この情報は周波数可変回路3、表示回路4に入力されている。

【0030】周波数可変回路3は、分周器やPLL等、周波数を変更できる機能を有しており、階調切り替えレジスタ2の情報に基づき、表示回路4に供給する動作クロックの周波数を設定し、出力する回路である。

【0031】表示回路4は、VRAMコントローラ41、CPUインターフェース42、及び表示装置インターフェース43によって構成される。

【0032】VRAMコントローラ41は、VRAM7のアクセスタイミング制御を行う。CPUインターフェース42は、CPU8により制御されるCPU制御信号を受けて、任意にVRAM7に格納されている表示データを更新するよう、VRAMコントローラ41に指示す

る。

【0033】表示装置インターフェース43は、表示装置6の仕様にあわせて表示装置6へ表示データ、表示クロック、同期信号等、表示制御信号を出力する。

【0034】表示装置6は、前述したように、白黒2値、フレーム間引きによる階調表示どちらも表示できる機能を有するものとして、STN-LCDを用いており、表示回路4内の表示装置インターフェース43と前記表示制御信号によって、接続されている。

【0035】VRAM7は、表示回路4内のVRAMコントローラ41とVRAM制御信号によって接続されている。VRAM制御信号とはアドレスバス、データバス、チップセレクト信号等、汎用メモリを制御する信号線であるが、本実施例ではCPU8により制御されるアドレスバス等CPU制御信号からは分離されている。

【0036】このVRAM7には表示装置6に表示される画像データが、アドレスによって階調エリアと白黒2値エリアに分割格納しているが、同じアドレス上に共用して格納してもよい。

【0037】以下、表示制御回路1に入力される單一クロックの周波数について説明する。本実施例では、階調表示数を16階調として以下説明するが、もちろん16階調だけではなく、4階調等、他の階調数の表示を行う場合でも、同様に実現することができる。

【0038】STN-LCDにて白黒2値、16階調表示するには、前述したようにフレーム周波数は白黒2値表示時70Hz、16階調表示時は140Hz程度とすることがよい。

【0039】本実施例において、表示装置6のSTN-LCDは320ドット×240ドット表示、16階調表現のためのフレーム周波数140Hzを実現するには、表示データ転送クロック周波数は、1ドットあたり140Hz×320×240=10.752MHzになる。

【0040】その上で、このSTN-LCDを駆動するLCDドライバの表示データ転送クロック入力によるデータ入力ビット幅が4ビットである場合には、最低10.752MHz÷4=2.688MHzの周波数の表示クロックが必要になる。同じように320×240ドット表示で、白黒2値表示であるフレーム周波数70Hzであるならば、表示クロック周波数は1.344MHzである。

【0041】單一クロック信号源5の発振周波数（單一クロックの周波数）は、周波数可変回路3の仕様により、表示回路4に供給される動作クロック周波数の逓倍、もしくは分周倍となる。

【0042】請求項1乃至請求項3の実施例における、STN-LCDの表示仕様は、上記の説明のように、320×240ドット表示、LCDを駆動するLCDドライバの1クロック入力によるデータ入力ビット幅を4ビットとして、以下單一クロック周波数について説明す

る。

【0043】(実施例1) 実施例1として請求項1, 2の実施例を下記する。請求項1の実施例において、周波数可変回路3は、図2に示すとおり、分周器30、セレクタ31によって構成されており、分周比は1/2である。この場合、白黒2値表示、16階調表示どちらも表示できる周波数としてクロック信号源5の発振周波数を2.688MHzに設定する。

【0044】以下に、白黒2値表示時における表示回路4の動作を説明する。まず、CPU8からCPU制御信号を通じて、階調切り替えレジスタ2に白黒2値表示モードである情報を設定する。周波数可変回路3はこの情報をもとに、表示回路4への出力である動作クロックには、分周器30にて分周されたクロックを選択する。

【0045】すなわち、表示回路4に入力される動作クロックの周波数は、 $2.688\text{MHz} \div 2$ である1.344MHzになる。

【0046】表示装置インターフェース43は、上記動作クロックを駆動クロックとして、表示装置6への出力信号である表示制御信号のタイミングを生成する。表示制御信号の表示データは、VRAM7の白黒2値表示データエリアに格納されているので、表示装置インターフェース43は、階調切り替えレジスタ2の白黒2値表示モード情報をもとに、VRAMコントローラ41を通して上記白黒2値表示データを、上記表示制御信号のタイミングに合わせて表示装置6に出力する。

【0047】なお、表示回路4内のVRAMコントローラ41、およびCPUインターフェース42のクロックについては、分周された動作クロックではなく、单一クロックそのものを駆動クロックとしてもよい。さらに両者と異なる周波数のクロックでもよい。

【0048】ただし、VRAMコントローラ41やCPUインターフェース42の動作速度が低いことで、表示システム全般への処理速度低下を引き起こさないようならば、これらインターフェースブロックの駆動クロックにも分周された動作クロックを入力したほうが、より低消費電力化を図れる。

【0049】上記表示制御を行うことにより、フレーム周波数70Hzを実現できるので、商用電源周波数に関わらず、ちらつきのない白黒2値表示が、表示装置6のSTN-LCDに表示できる。

【0050】以下に、16階調表示時における表示回路4の動作を説明する。

【0051】CPU8からCPU制御信号を通じて、階調切り替えレジスタ2に16階調表示モードである情報を設定する。周波数可変回路3はこの情報をもとに、表示回路4への出力である動作クロックに单一クロック信号源5から入力される单一クロックを選択して出力させる。

【0052】すなわち、表示回路4に入力される動作クロックの周波数は、2.688MHzである。なお、この時、分周器出力クロックは使用されることがないので、あらかじめ分周器入力段階にゲート32を接続しておき、このゲートにてクロックを停止させておくと、分周器30の消費電流を低減化させる事も出来る。

【0053】表示回路4内の表示装置インターフェース43は、上記動作クロックを駆動クロックとして、フレーム間引きによる階調表示方式の表示信号タイミングを生成し、表示装置6へ出力する。表示制御信号の表示データは、VRAM7の16階調表示データエリアに格納されているので、表示装置インターフェース43は階調切り替えレジスタ2の16階調表示モード情報をもとにVRAMコントローラ41を通して16階調表示データを、上記表示制御信号のタイミングに合わせて表示装置6に出力する。

【0054】上記表示制御を行うことにより、フレーム周波数140Hzが実現できるので、商用電源周波数に関わらず、ちらつきのない16階調表示が、表示装置6のSTN-LCDに表示できる。

【0055】このようにして、内部で分周した低周波数クロックを用意することにより、2値表示の場合は分周されたクロックを表示回路4に供給し、また16階調表示をする場合は、分周されていない单一クロックを同じく表示回路4に供給することにより、白黒2値表示の場合は70Hz、また16階調表示の場合は140Hzというように、それぞれの場合においてちらつきを発生させることのない最低限のフレーム周波数でLCDを駆動することができる。

【0056】(実施例2) 実施例2として請求項3の実施例を下記する。請求項1では、周波数可変回路3に分周器を用いたが、請求項3の実施例では遅倍回路を用いた場合を説明する。

【0057】図3に周波数可変回路3の構成を示す。周波数可変回路3は、遅倍回路、すなわちPLL回路33から構成されており、遅倍率は×1、×2倍を選択可能とする。

【0058】单一クロック信号源5の発振周波数は、白黒2値表示が可能なフレーム周波数70Hzが実現できる周波数である1.344MHzに設定し、その单一クロックをPLL回路33に入力する。

【0059】階調切り替えレジスタ2の情報が白黒2値表示モードである場合は、周波数可変回路3はこの情報をもとに、PLLの遅倍率を×1、すなわち遅倍せずに1.344MHzを表示回路4への出力である動作クロックに出力する。

【0060】16階調表示モードである場合では、周波数可変回路3はこの情報をもとに、表示回路4への出力である動作クロックにPLL回路33にて×2に遅倍されたクロックを出力する。

【0061】表示回路4は請求項1、2の実施例で記述したように、この動作クロックをもとに、VRAMメモリから表示データを読み出し、フレーム間引きによる階調表示方式による表示信号タイミングで、表示装置6へ表示制御信号を出力する。

【0062】このように、内部で遅倍した高周波数クロックを用意し、白黒2値表示の場合はPLLによる周波数遅倍化を行わずに表示回路4に供給し、16階調表示をする場合は、PLL回路33により周波数をあげた動作クロックを、同じく表示回路4に供給することにより、白黒2値表示の場合は70Hz、また16階調表示の場合は140Hzというように、それぞれの場合においてちらつきを発生させることのない最低限のフレーム周波数でLCDを駆動することができる。

【0063】(実施例3)実施例3として請求項4の実施例を下記する。請求項1乃至請求項3の実施例にて記述のように、階調切り替えレジスタ2の情報が白黒2値表示モードを示していた場合において、CPU8からCPU制御信号を通じ階調切り替えレジスタ2に16階調表示モードを示す情報を書き込むと、表示装置6であるSTN-LCDは16階調表示になり、自動的に表示装置6に送出される表示制御信号のフレーム周波数は70Hzから140Hzになる。

【0064】一般的なSTN-LCDでは、白黒2値表示時と、16階調表示時の最適なコントラストになる液晶駆動電圧は、16階調表示時のほうがより高い電圧を印加する必要がある。従って、白黒2値表示モードから16階調表示モードに切り替えた場合に、液晶駆動電圧が変わらなければ、コントラストが低下し、また全体的に表示濃度が低下して見える。

【0065】すなわち、白黒2値表示時に、最適なコントラスト調整をしておくと、16階調表示に切り替えたときは、表示濃度が薄くなって見え、逆に16階調表示時に最適なコントラスト調整をすると、白黒2値表示に切り替えたとき、表示装置6の表示濃度が濃くなっている。

【0066】そこで、請求項4の一実施例では、白黒2値表示、及び16階調表示時、それぞれの場合の表示濃度設定情報を記憶媒体(RAM10等)にあらかじめ記憶させておき、以下のような制御を行う。

【0067】液晶駆動電圧は、表示電圧発生回路11から与えられ、その電圧は、CPU8からの制御に基づいて、変更が可能なしきみになっている。すなわち、表示電圧発生回路11のなかに液晶電圧設定レジスタ12を持ち、そのレジスタの値でもって液晶駆動電圧を適当な値に定める。この関係を図4(A)に示す。

【0068】階調切り替えレジスタ2の表示階調が切り替わると、この切り替え情報に基づき、あらかじめ記憶されている表示濃度設定情報のうち、現在の表示階調に対応した表示濃度設定情報を液晶電圧設定レジスタ12

に設定する。一度も設定されていない場合は適当な表示濃度になるよう初期値を決めておき、その値を液晶電圧設定レジスタ12に設定する。

【0069】この制御により、白黒2値表示時、及び16階調表示時それぞれの場合において、常に最適なコントラストの表示が実現できるため、白黒2値表示、16階調表示を切り替えるたびに、この表示システム全般を組み込んだ表示端末を使用するユーザーが手動で調整しなくてもよく、操作性は向上する。

【0070】さらに、請求項4の他の実施例について、以下説明する。本実施例では、図3に示すように、階調切り替えレジスタ2の情報を、表示装置6の液晶駆動電源である表示電圧発生回路11に接続する。

【0071】表示電圧発生回路11は、階調切り替えレジスタ2の情報に基づき、液晶電圧設定レジスタと液晶駆動電圧との関係が、変化するしくみを設ける。この関係を図4(B)に示す。

【0072】すなわち、本実施例の表示電圧発生回路11では、入力情報により電圧設定レジスタ値-液晶駆動電圧の特性が2通りに変化する。この入力に、階調切り替えレジスタ2の値を接続することにより、階調切り替えレジスタ2の値を切り替えただけで、液晶駆動電圧が変化し、白黒2値表示時、及び16階調表示時それぞれの場合において、常に最適なコントラストの表示が実現できる。

【0073】(実施例4)実施例4として請求項5乃至請求項7の実施例を下記する。図5は表示切り替え処理の流れを示す。まず、ステップS1で、表示制御回路1を使用した表示システムの電源がONされたかを判断する。

【0074】電源がONされると、ステップS2で、階調切り替えレジスタ2に白黒2値表示モードになるような情報を、初期値として格納する。もちろん表示システムによっては16階調モードになるように初期値を設定してもよい。

【0075】ステップS3では、記憶媒体(RAM10等)に以前設定された表示濃度情報があるかどうかを判断する。例えば本表示システムをリセット直後等、初期化してから間もない段階においては、まだ一度も16階調表示モードに設定されていない場合がある。

【0076】この場合は、表示濃度調整が行われていないので、ステップS4で表示濃度設定情報に初期値を入力し、これをステップS6において、液晶電圧設定レジスタ12に入力する。もちろん初期値を直接液晶電圧設定レジスタ12に入力してもよい。

【0077】ステップS5は、以前に表示濃度情報を設定している場合の処理ステップである。記憶媒体から、その時の表示濃度設定情報を読み出し、同じくステップS6において、その値を液晶電圧設定レジスタ12に入力する。

【0078】ステップS7では、階調切り替えレジスタ2の値から現在の表示モードを判断している。

【0079】請求項5の一実施例として、現在の表示モードが白黒2値表示なら、ステップS8で、源発振周波数である単一クロックを分周し、この分周されたクロックをステップS9で表示装置4の動作クロックと接続する。16階調表示であれば、ステップS10で単一クロックを前記動作クロックに接続する。

【0080】また、請求項6の一実施例としては、現在の表示モードが白黒2値表示なら、源発振周波数である単一クロックを表示装置4の動作クロックに接続し、16階調表示であれば、単一クロックを遙倍し、そのクロックを前記動作クロックと接続する。

【0081】ステップS11では、表示中に表示モード切り替え、すなわち白黒2値表示から16階調表示、あるいは16階調表示から白黒2値表示へと切り替わるかどうかを判断する。

【0082】切り替わりが無いなら、この表示濃度切り替え処理を終了する。もし切り替わりがあるならば、まずステップS12で、現在の液晶電源設定レジスタ12の値を記憶媒体に記憶させておき、続いてステップS13で階調切り替えレジスタ2を新たな表示モードになるよう切り替えて、以下ステップS3の表示濃度情報があるかどうかを判断する段階に戻る。

【0083】

【発明の効果】請求項1及び請求項5記載の発明によれば、2値表示の場合は分周されたクロックを表示回路4に供給し、また16階調表示をする場合は、分周されていない単一クロックを同じく表示回路4に供給することにより、白黒2値表示の場合は70Hz、また16階調表示の場合は140Hzというように、それぞれの場合においてちらつきを発生させることのない最低限のフレーム周波数でLCDを駆動することができる。

【0084】従って、両方式の表示が実現できることはもちろん、なおかつ2値表示の際にも消費電力を低く抑えることができる。

【0085】請求項2記載の発明によれば、請求項1の16階調表示モードの際、分周器出力クロックは使用されることができないので、分周器入力段階のゲート32にてクロックを停止させておくことにより、分周器30の消費電流を低減化させる事が出来る。

【0086】請求項3及び請求項6記載の発明によれば、階調切り替えレジスタ2に設定された情報に基づき、内部で遙倍した高周波数クロックを用意し、2値表示の場合はPLLによる周波数遙倍化を行わずに表示回路4に供給し、階調表示をする場合は、PLL回路32により周波数をあげた動作クロックを、同じく表示回路

4に供給することにより、白黒2値表示の場合は70Hz、また16階調表示の場合は140Hzというように、それぞれの場合においてちらつきを発生させることのない最低限のフレーム周波数でLCDを駆動することができる。

【0087】従って、両方式の表示が実現できることはもちろん、なおかつ2値表示の際にも消費電力を低く抑えることができる。

【0088】請求項4及び請求項7記載の発明によれば、白黒2階調、16階調表示を切り替えるとき、當時最適なコントラスト設定を自動的に行うため、いちいち手動にて濃度調整をする必要がなくなるため、操作性が向上する。

【図面の簡単な説明】

【図1】本発明の実施例である表示制御回路1を使用した表示システムの全体構成図である。

【図2】本発明の一実施例である表示制御回路1のブロック図であって、分周器を用いる構成の表示制御回路1のブロック図である。

【図3】本発明の別の実施例である表示制御回路1のブロック図であって、遙倍回路を用いる構成の表示制御回路1のブロック図である。

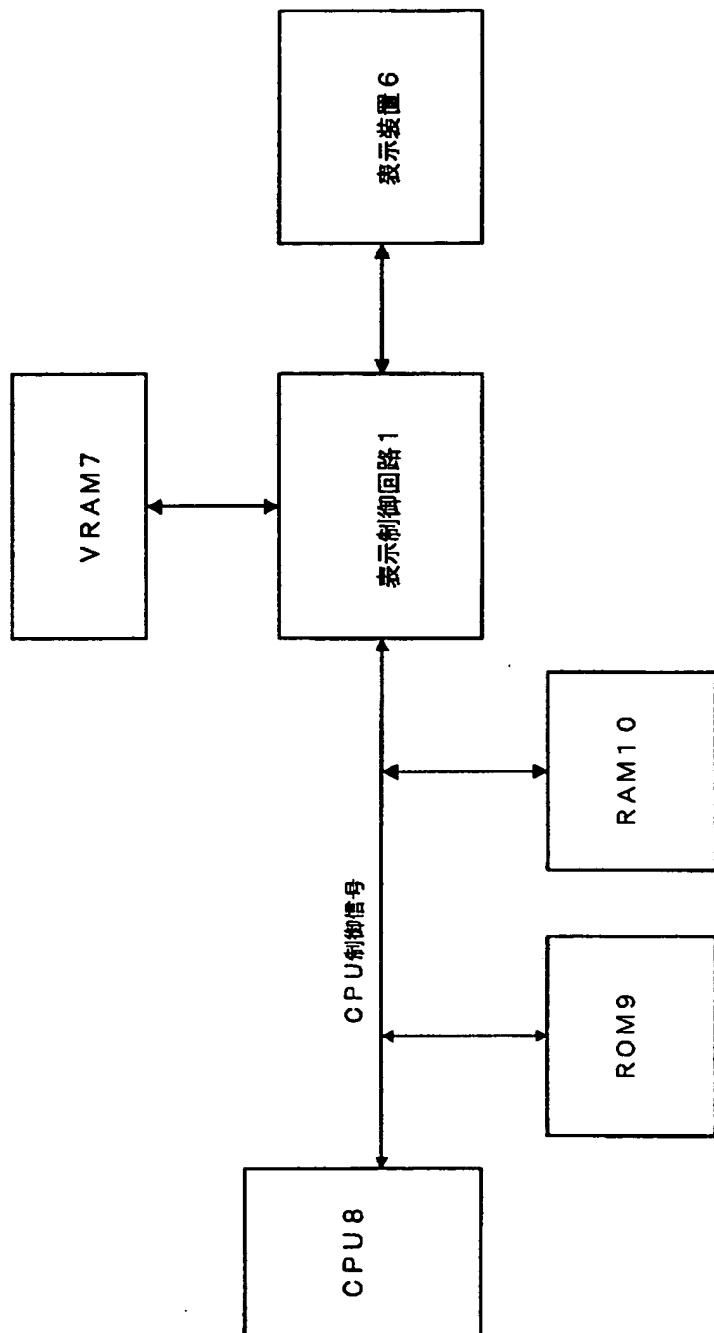
【図4】液晶駆動電圧と、液晶電圧設定レジスタの関係を示す図である。

【図5】表示モードを切り替える処理のフローチャートである。

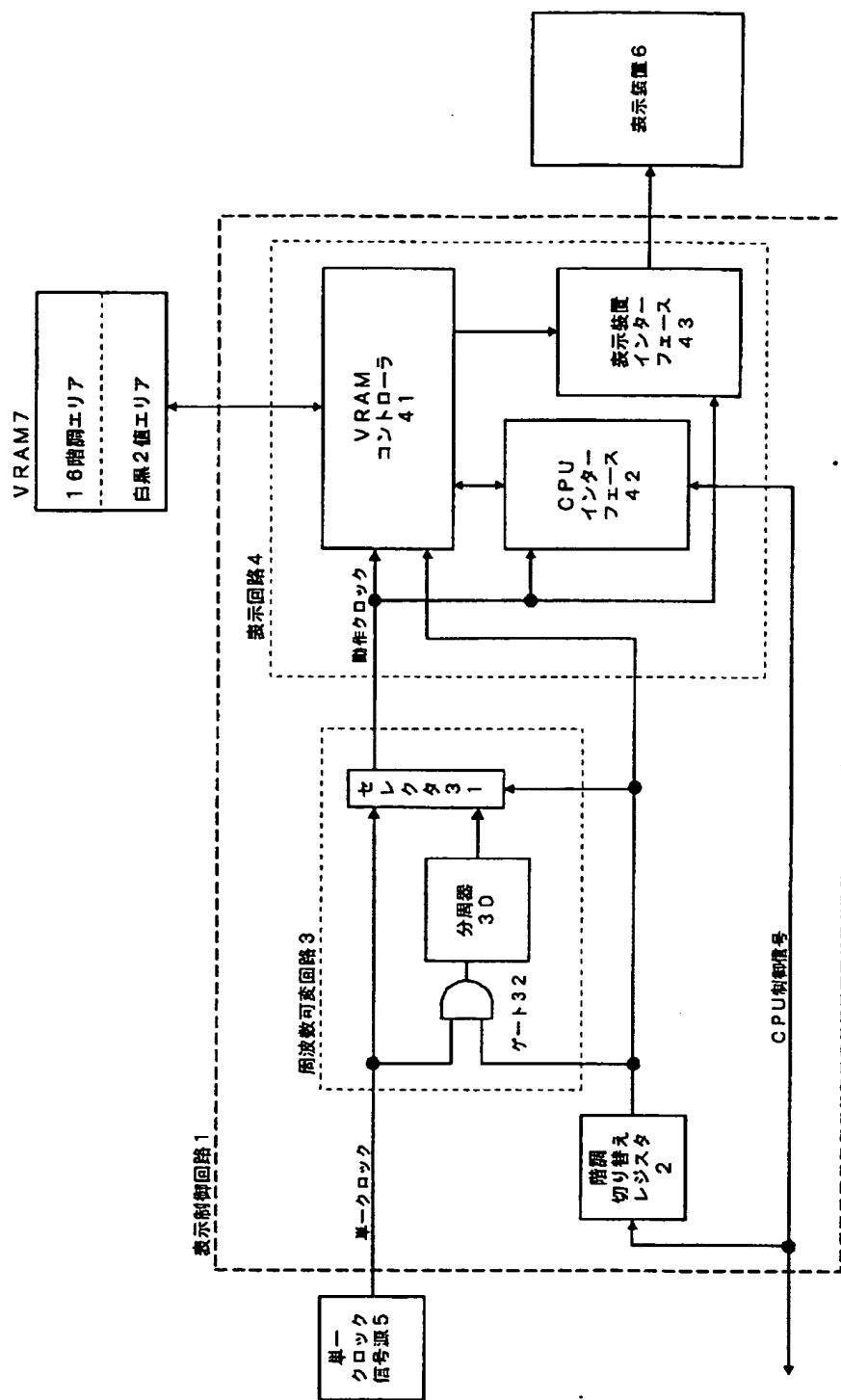
【符号の説明】

- 1 表示制御回路
- 2 階調切り替えレジスタ
- 3 周波数可変回路
- 4 表示回路
- 5 単一クロック信号源
- 6 表示装置
- 7 VRAM
- 8 CPU
- 9 ROM
- 10 RAM
- 11 表示電圧発生回路
- 12 液晶電圧設定レジスタ
- 30 分周器
- 31 セレクタ
- 32 ゲート
- 33 PLL回路
- 41 VRAMコントローラ
- 42 CPUインターフェース
- 43 表示装置インターフェース

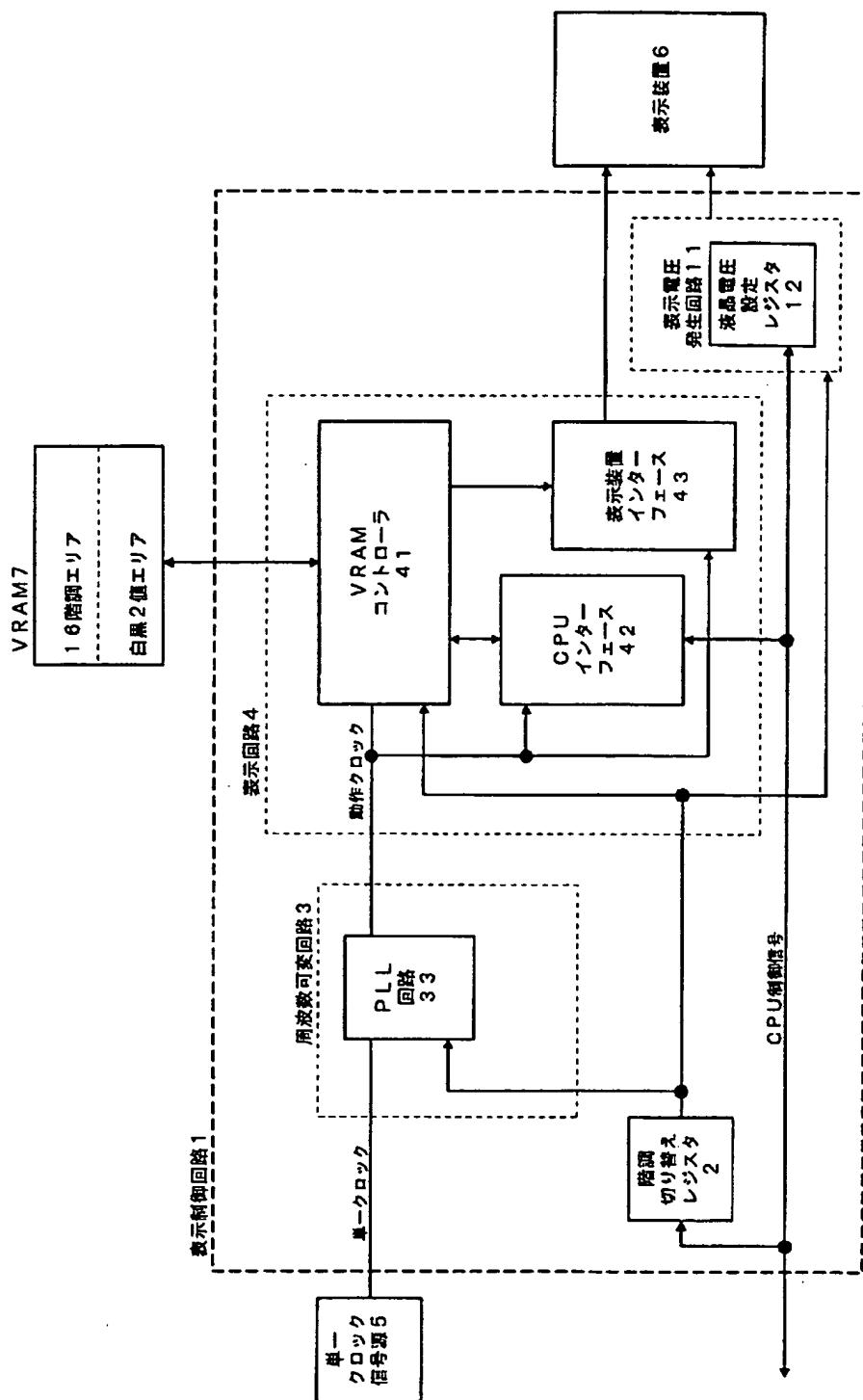
【図1】



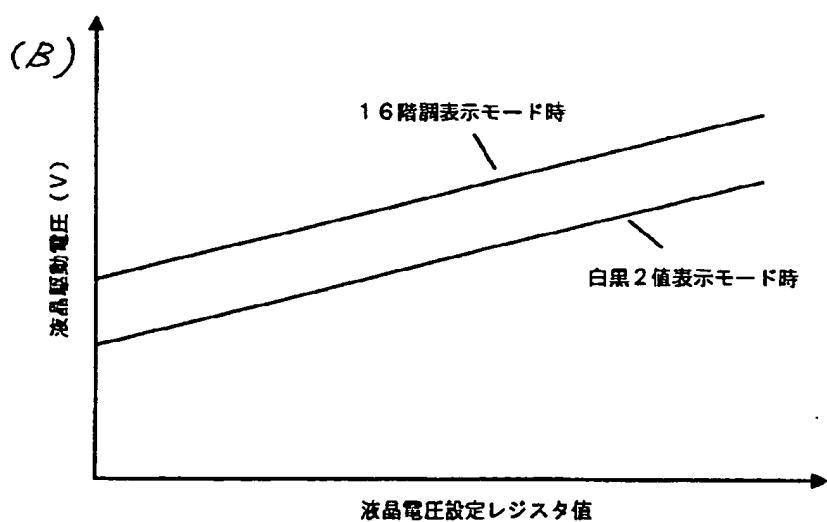
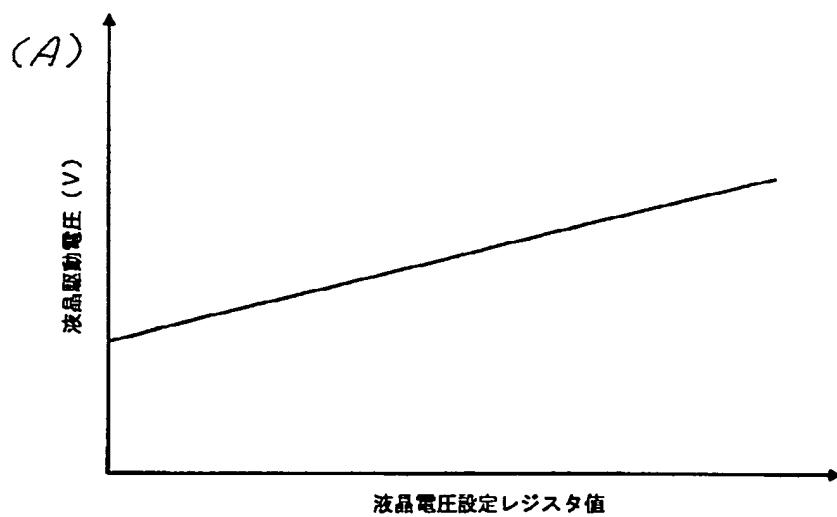
【図2】



【図3】



【図4】



【図5】

